

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 3月 3日

出 願 番 号 Application Number:

特願2003-055823

[ST. 10/C]:

Applicant(s):

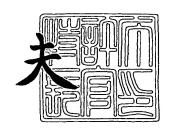
[JP2003-055823]

出 願 人

株式会社デンソー

2004年 1月 9日

特許庁長官 Commissioner, Japan Patent Office 今井康





【書類名】

特許願

【整理番号】

PSN879

【提出日】

平成15年 3月 3日

【あて先】

特許庁長官殿

【国際特許分類】

G01R 33/06

【発明者】

【住所又は居所】

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

【氏名】

青 建一

【特許出願人】

【識別番号】

000004260

【氏名又は名称】

株式会社デンソー

【代理人】

【識別番号】

100106149

【弁理士】

【氏名又は名称】

矢作 和行

【電話番号】

052-220-1100

【手数料の表示】

【予納台帳番号】

010331

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要



【書類名】 明細書

【発明の名称】 磁気センサ及びその製造方法

【特許請求の範囲】

【請求項1】 磁気センサチップと、

前記磁気センサチップが搭載されるチップ搭載部材と、

前記磁気センサチップと前記チップ搭載部材とを接続する接着材と、

前記磁気センサチップを封止する封止材と、

前記チップ搭載部材、前記接着材及び、前記封止材の少なくとも1つを磁化することによって形成される磁界発生部とを備えることを特徴とする磁気センサ。

【請求項2】 前記封止材は、前記磁気センサチップが搭載される位置に対向 する部位が磁化されることを特徴とする請求項1に記載の磁気センサ。

【請求項3】 前記封止材は、前記磁気センサチップの側面に位置する部位が 磁化されることを特徴とする請求項1に記載の磁気センサ。

【請求項4】 前記チップ搭載部材は、前記磁気センサチップが搭載される部位が磁化されることを特徴とする請求項1に記載の磁気センサ。

【請求項5】 前記接着剤は、前記磁気センサチップの搭載される一面に形成され、当該接着剤全体が磁化されることを特徴とする請求項1に記載の磁気センサ。

【請求項6】 磁気センサチップと、

前記磁気センサチップが搭載されるものであり、前記磁気センサチップが搭載 される部位が磁化されたチップ搭載部材と、

前記磁気センサチップと前記チップ搭載部材とを接続する磁化された接着材と

前記磁気センサチップを封止するものであり、前記チップ搭載部材の前記磁気 センサチップの搭載面と対向する面側であって、前記チップ搭載部材の磁化され た部位に対応する部位が磁化された封止材とを備えることを特徴とする磁気セン サ。

【請求項7】 磁気センサチップを接着材を介してチップ搭載部材に搭載する工程と、



前記磁気センサチップを搭載した状態で前記磁気センサチップと前記チップ搭載部材とを封止する工程と、

前記チップ搭載部材、前記接着材及び、前記封止材の少なくとも1つを磁化することによって磁界発生部を形成する工程とを有することを特徴とする磁気センサ製造方法。

【請求項8】 前記封止材の、前記磁気センサチップが搭載される位置に対向 する部位を磁化することを特徴とする請求項7に記載の磁気センサ製造方法。

【請求項9】 前記封止材の、前記磁気センサチップの側面に位置する部位を 磁化することを特徴とする請求項7に記載の磁気センサ製造方法。

【請求項10】 前記チップ搭載部材は所定箇所を高抵抗とするためにその周辺部よりも細形化されたものであって、封止された前記磁気センサチップに外部より磁界を印加しながら、前記チップ搭載部材に大電流を流すことにより、前記チップ搭載部材の細形化した部位を発熱させ、当該細形化した部位の近傍を磁化することを特徴とする請求項9に記載の磁気センサ製造方法。

【請求項11】 前記チップ搭載部材の、前記磁気センサチップが搭載される 部位を磁化することを特徴とする請求項7に記載の磁気センサ製造方法。

【請求項12】 前記接着剤は、前記磁気センサチップの搭載される一面に形成し、当該接着剤全体を磁化することを特徴とする請求項7に記載の磁気センサ製造方法。

【請求項13】 チップ搭載部材の磁気センサチップが搭載される部位を磁化 する工程と、

前記磁気センサチップと前記チップ搭載部材とを接続する接着材を磁化する工程と、

前記磁気センサチップを前記接着材を介して前記チップ搭載部材に搭載する工程と、

前記磁気センサチップを搭載した状態で前記磁気センサチップと前記チップ搭載部材とを封止する工程と、

前記封止材の、前記チップ搭載部材の前記磁気センサチップの搭載面と対向する面側であって、前記チップ搭載部材の磁化された部位に対応する部位を磁化す



ることを特徴とする磁気センサ製造方法。

【請求項14】 前記磁化された部位を一旦消磁し、再度磁化することを特徴とする請求項7乃至請求項13のいずれかに記載の磁気センサ製造方法。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1\]$

【発明の属する技術分野】

本発明は、磁気センサに関するものである。本発明による磁気センサは、例えば、車両におけるエンジン制御や車両ブレーキにおけるABS制御に使用する回転センサとして好適なものである。

[0002]

【従来の技術】

以下に、従来の磁気センサについて説明する。図10(a)は特許文献1における磁気センサの構成を示す断面図であり、(b)はその変形例を示す断面図である。

[0003]

図10(a)に示すように、磁気センサ50は、MRE(磁気抵抗素子)を有する磁気センサチップ51をリードフレーム52上に搭載した後、エポキシ系の熱硬化性樹脂からなるモールド材53にてモールドパッケージされる。また、このモールドパッケージの表面であって、リードフレーム52の磁気センサチップ51が搭載される位置と対向する位置に設けられた凹部に接着材54を介してバイアス磁石55を固定する。変形例では、図10(b)に示すように、バイアス磁石55をリードフレーム52に固定しモールドパッケージ内に設けるものである。

[0004]

【特許文献1】

特開平9-79865号公報

[0005]

【発明が解決しようとする課題】

しかしながら、図10(a)に示す従来技術では、モールドパッケージの外部



にバイアス磁石55を設ける構造となっておりバイアス磁石55の分だけ磁気センサ50自体の体格が大きくなるという問題があった。更に、磁気センサ50の 検出精度は、バイアス磁石55と磁気センサチップ51との位置関係に依存する ものである。バイアス磁石55を位置決めして接着材54にて接続すると、接着 材54の硬化時にバイアス磁石55の位置がズレることがあり、検出精度が低下 するという問題があった。

[0006]

また、図10(b)に示す変形例のようにモールドパッケージ内にバイアス磁石55を設ける場合は、磁気センサ50の小型化が期待できる。しかし、バイアス磁石55を位置決めしてリードフレーム52に固定する必要が生じるため、製造が複雑化すると共に、部品点数が増加するという問題があった。

[0007]

本発明は上記点に鑑みてなされたもので、磁気センサの体格を小型にできる共 に、位置ズレを低減することによって検出精度を向上でき、更に、製造工数及び 部品点数を低減できる磁気センサを提供することを目的する。

[0008]

【課題を解決するための手段】

請求項1に記載の磁気センサは、磁気センサチップと、磁気センサチップが搭載されるチップ搭載部材と、磁気センサチップとチップ搭載部材とを接続する接着材と、磁気センサチップを封止する封止材と、チップ搭載部材、接着材及び、封止材の少なくとも1つを磁化することによって形成される磁界発生部とを備えることを特徴とするものである。

[0009]

これによれば、モールドパッケージの外部に設けられていた磁界発生部をモールドパッケージ内に形成できるため、磁界発生部の大きさ分だけセンサの体格を小型にできる。更に、磁界発生部を接着材によってモールド材に接続する従来技術に対して、チップ搭載部材、接着材及び、封止材の少なくとも1つを直接磁化することによって磁界発生部を形成するので、接着材の硬化時の位置ズレが無くなり検出精度を向上できる。また、チップ搭載部材又は、接着材又は、封止材の

5/



いずれかによってバイアス磁石を構成するので、別途用意したバイアス磁石を用いるよりも、部品点数を低減することができる。

[0010]

請求項2に記載の磁気センサでは、封止材は、磁気センサチップが搭載される 位置に対向する部位が磁化されることを特徴とするものである。これによれば、 磁気センサチップの近くに磁界発生部を形成するため、磁石として必要とされる 磁力を小さく抑えることができる。

[0011]

請求項3に記載の磁気センサでは、封止材は、磁気センサチップの搭載面側であり、磁気センサチップの側面に位置する部位が磁化されることを特徴とするものである。これによれば、磁界発生部を更に磁気センサチップの近くに設けることができ、磁石として必要とされる磁力をより一層小さくすることができる。

[0012]

請求項4に記載の磁気センサでは、チップ搭載部材は、磁気センサチップが搭載される部位が磁化されることを特徴とするものである。これによれば、磁界発生部としてチップ搭載部材を用いるため、従来より使用されているリードフレームを用いて磁界発生部を形成できるため、製造が容易になる。

[0013]

請求項5に記載の磁気センサでは、接着剤が磁気センサチップの搭載される一面に形成され、接着剤全体が磁化されることを特徴とするものである。これによれば、磁界発生部をより磁気センサチップの近くに設けることができ、磁石として必要とされる磁力を低減することができる。

[0014]

請求項6に記載の磁気センサでは、磁気センサチップと、磁気センサチップが搭載されるものであり、磁気センサチップが搭載される部位が磁化されたチップ搭載部材と、磁気センサチップとチップ搭載部材とを接続する磁化された接着材と、磁気センサチップを封止するものであり、チップ搭載部材の磁気センサチップの搭載面と対向する面側であって、チップ搭載部材の磁化された部位に対応する部位が磁化された封止材とを備えることを特徴とするものである。

6/



[0015]

これによれば、磁気センサチップ搭載部の裏面側に形成される部材が磁界発生 部となるため、磁界発生部の体積が大きくなり、バイアス磁石6の発生磁力を大 きくすることができる。

[0016]

請求項7から請求項9及び請求項11から請求項13は、請求項1から請求項6に記載の磁気センサの製造方法に関するものであり、作用・効果に関しては、上述の請求項1から請求項6と同様であるため説明を省略する。

$[0\ 0\ 1\ 7]$

請求項10に記載の磁気センサ製造方法では、チップ搭載部材は所定箇所を高抵抗とするためにその周辺部よりも細形化されたものであって、封止された磁気センサチップに外部より磁界を印加しながら、チップ搭載部材に大電流を流すことにより、チップ搭載部材の細形化した部位を発熱させ、この細形化した部位の近傍を磁化することを特徴とするものである。これによれば、封止材の内部の所望の位置を磁化することができる。

[0018]

請求項14に記載の磁気センサ製造方法では、磁化された部位を一旦消磁し、 再度磁化することを特徴とするものである。これによれば、所望の部位を位置決めし磁化した後に、位置ズレがあったとしても、消磁することによって再度位置 決めを行うことができる。

[0019]

【発明の実施の形態】

(第1実施形態)

以下、本発明の第1実施形態の磁気センサに関して、図面を参照しながら説明する。図1は本発明の第1実施形態における磁気センサ及び磁性体ロータ(被検出対象)を示す断面図である。図2(a)は本発明の第1実施形態における磁気センサチップを示す平面図である。図2(b)は本発明の第1実施形態における磁気抵抗パターンの回路構成を示す回路図である。

[0020]



1は磁気センサである。本実施形態の磁気センサ1は、例えば、エンジン回転センサ、カム角センサ、クランク角センサ、車速センサ、ATセンサ、車輪速センサ等、回転を行う被検出体(ギヤ等)の回転を検出する回転検出装置として適用することができる。

[0021]

図1において、磁気センサ1は、歯車状(歯車は図示せず)の磁性体ロータ(被検出対象)8の図示右方にて磁性体ロータ8から一定間隔をおいて対向配置さ れている。磁性体ロータ8は図示しない回転体に回転軸7を介して連結されてい る。

[0022]

磁気センサ1は、磁気センサチップ2とリードフレーム3とモールド材5から 構成される。なお、モールド材5の一部は磁化されて、バイアス磁界を発生する バイアス磁石6となっている。

[0023]

磁気センサチップ 2 は、図 2 (a) に示すように、基板 9 にMREブリッジ 1 0, 1 1 と処理回路 1 7 とがワンチップ化されて構成される。MREブリッジ 1 0, 1 1 はMRE 1 2 \sim 1 5 にて構成され、処理回路 1 7 は周知の差動増幅回路 1 8、コンパレータ 1 9 等にて構成される。

$[0\ 0\ 2\ 4]$

磁気センサチップ2の中心線2aはバイアス磁石6による磁界の磁気的中心2b上に位置するようになっており、MREブリッジ10、11はチップ中心線2aを対称軸として対称位置に配置されている。更に、MREブリッジ10、11はそれぞれ複数の長辺および短辺を順次折り返して接続した櫛歯状に形成されている。

[0025]

また、MRE12~15は、それぞれMRE12,13及びMRE14,15 を直列接続すると共に、電源側MRE12、14と、2つの接地側MRE13、 15が、それぞれ磁気センサチップ2の中心線2aを中心として対称位置に配置 されるように構成されている。この直列接続されるMRE12,13及びMRE



14,15は、検知軸がバイアス磁石6による磁界の磁気的中心2bに対して45度と-45度を成すように、すなわち互いに直交するハの字状パターンを形成するように配置されている。これにより、バイアス磁界のベクトル変化に対する、直列接続された2つのMRE12,13及びMRE14,15の中点電位の変化を大きくしている。

[0026]

第1および第2のMREブリッジ10、11は、図2(b)に示すようなブリッジ回路16を形成している。第1のMREブリッジ10はMRE12からMRE13に向けて電流が流れ、第2のMREブリッジ11はMRE14からMRE15に向けて電流が流れるように構成されている。ブリッジ回路16において、MRE12、13の中点電位VaをMREブリッジ10の出力とし、MRE14、15の中点電位VbをMREブリッジ11の出力としている。

[0027]

上記構成の磁気センサ2は、次のように作動する。まず、磁性体ロータ8がある回転方向に回転すると、磁性体ロータ8の外周に形成された山(凸部)と谷(凹部)が交互にバイアス磁石6に接近する。このとき、バイアス磁石6から発生されるバイアス磁界は、凸部に引かれて変化を生じる。このとき、MRE12~15を通過する磁気ベクトルは磁性体ロータ8の回転方向に振れることになり、磁気ベクトルの方向変化を受けてMRE12~15の抵抗値が変化し、2対のMREブリッジ10、11の出力Va、Vbが変化する。

[0028]

これらの出力 V a、 V b は処理回路17に形成される差動増幅回路 1 8 に入力される。差動増幅回路 1 8 は、2 つのMR E ブリッジ 1 0 , 1 1 の中点電位 V a 、 V b を差動増幅して出力する。この差動増幅回路 1 8 によって増幅された信号は、コンパレータ 1 9 に入力され、所定のしきい値電圧と大小比較することによって、2 値化処理される。そして、この処理回路 1 7 の出力を磁気センサ 1 の出力として、磁性体ロータ 8 の回転状態を検出できるようになっている。

[0029]

このようにコンパレータ18等において、センサ出力を2値化し2値化出力を



得る場合に問題となるのが2値化出力の立ち上がり・立ち下がりエッジのシフト量であり、このエッジシフト量によってセンサの検出精度が左右される。そのエッジがシフトする要因の一つとして、MREブリッジ10,11とバイアス磁石6との位置関係がある。図3(a)に、MREブリッジ10,11とバイアス磁石6とが正確に位置決めされた場合の特性図、図3(b)にMREブリッジ10,11とバイアス磁石6とがズレて配置された場合の特性図を示す。

[0030]

[0031]

図3(a)に示すように、MREブリッジ10,11とバイアス磁石6とが正確に位置決めされている場合は、磁気ベクトルの振れに対するセンサ出力が大きく出力信号の傾きが急峻なため、2値化後の信号(パルス信号)でのエッジ位置のシフト量は小さくなり、所望の検出感度を得ることができる。しかし、図3(b)に示すように、MREブリッジ10,11とバイアス磁石6とがズレて配置された場合は、磁気ベクトルの振れに対するセンサ出力が小さく出力信号の傾きがなだらかになり、しきい値のシフト量 Δ Vが図3(a)の場合と同じであってもエッジシフト量は大きくなり、検出感度が低下する。

[0032]

ここで磁気センサ1の製造方法について説明する。図4に、ワンチップ化された磁気センサチップ2の断面図を示す。

[0033]

まず、図4 (a)に示すようにMRE形成領域20とMOSFET等からなる 処理回路形成領域21をワンチップ化する場合について説明する。磁気センサチ



ップ2に関して、基板9は、シリコンからなり、MRE形成領域20においては、N型シリコン基板9の上にLOCOS酸化膜22が形成され、LOCOS酸化膜22の上にMREとして例えばNi-Co合金あるいはNi-Fe合金からなる強磁性体薄膜23が周知の真空蒸着にて形成されている。強磁性体薄膜23の上にはシリコン酸化膜24が形成され、強磁性体薄膜23はコンタクトホール25a,25bにてアルミ配線材26a,26bと接続されている。

[0034]

処理回路形成領域21においては、N型シリコン基板9の表層部にPウエル領域27が形成され、Pウエル領域27の上部にはLOCOS酸化膜22が無く薄いゲートシリコン酸化膜29が形成されている。このゲートシリコン酸化膜29の上にはポリシリコンゲート電極32が配置されている。ポリシリコンゲート電極32の両側でのPウエル領域26の表層部にはN型ソース領域30とN型ドレイン領域31が形成されている。ソース領域30とドレイン領域31はコンタクトホール33a,33bにてアルミ配線材34,35と接続されている。このようにしてNチャネルMOSトランジスタTrが構成され、このNチャネルMOSトランジスタTrおよび図示しない抵抗等によりオペアンプ(コンパレータ18)が構成されている。なお、ゲイン決定用帰還抵抗やゲイン決定用入力抵抗等を同様にMOS工程により構成してもよい。

[0035]

次に、図4(b)に示すようにMRE形成領域20とバイポーラトランジスタ等からなる処理回路形成領域21をワンチップ化する場合について説明する。処理回路形成領域21に関して、シリコンからなる基板9の主表面上に、N+型埋込層40,N-型エピタキシャル層41を形成する。そして、N-型エピタキシャル層41の主表面上にシリコン酸化膜42をCVD装置を用いて形成し、シリコン酸化膜42を所望の回路パターンによりフォトエッチングし、不純物の拡散にてP+型素子分離領域43,P+型拡散領域44,N+型拡散領域45,46を形成する。このようにして、NPNバイポーラトランジスタがN+型埋込層40,N-型エピタキシャル層41,P+型拡散領域44,及びN+型拡散領域45,46にて構成される。



[0036]

次に、MRE形成領域20に関して、シリコン酸化膜42にコンタクト部を形成し、P型半導体基板9の主表面上に薄膜のアルミ配線材47を蒸着すると共に、このアルミ配線材47をフォトエッチングによりパターニングする。更に、アルミ配線材47を含めたシリコン酸化膜42の上にMREとして例えばNi-Co合金あるいはNi-Fe合金からなる強磁性体薄膜48が周知の真空蒸着にて形成されている。なお、P型半導体基板9の主表面に形成したNPNトランジスタ、及び図示しないPNPトランジスタ、拡散抵抗、コンデンサ等の回路素子をアルミ配線材47により電気的に接続して電気回路として機能させる。

[0037]

このようにして形成された磁気センサチップ2を、リードフレーム3上の所望の位置に位置決めして接着材4を介して搭載し、リード線Lにて磁気センサチップ2とリードフレーム3とが電気的に接続される。この磁気センサチップ2の搭載されたリードフレーム3を所定形状の金型内の所定位置に配置し、モールド材5によってモールド封止した後、モールド材5の所定位置を磁化することによってバイアス磁石6を形成する。この際に、モールド材5としては、フェライト等の磁性粉を混合したPPS(ポリフェニレンサルファイド)等の耐熱性の樹脂を用いる。

[0038]

ここで、バイアス磁石6について更に詳しく説明する。モールド材5の磁化に関しては、ギャップ設定をしたトロイダルコア状の着磁ヨークにギャップ内に磁気センサ1を挿入して、ギャップ内に1×106A/m以上の磁界が瞬時にかかるように大電流を流して行う。また、バイアス磁石6とMREブリッジ10,11との位置関係は上述したように、センサの検出精度を左右する要因の一つである。このため、バイアス磁石6は、MREブリッジ10,11に対して最適な位置に位置決めして磁化する必要がある。

[0039]

ここで最適な位置とは、MREブリッジ10,11を構成するMRE12~1 5の磁気特性は短冊状のMREパターンの長辺方向に磁界を印加した時に抵抗値



がMAXに成り、短辺方向に磁界を印加した時にMINとなる。これより、磁界を回転させて大きなMRE抵抗値変化を得ようとするとバイアス磁界方向とMREパターンの成す角度は45度にするのが最も効率がよい。よって、MRE12~15に対してバイアス磁界が45度傾くようにバイアスされるようにバイアス磁石6を位置決めする。なお、検出素子としては、MREに限定されるものではなく、バーバーポールを用いてもよい。

[0040]

更に、バイアス磁石6の磁界強度に関しては、図5にMREのバイアス磁石の磁界強度と抵抗値変化に関する特性図で示すように、MREは、出力抵抗にヒステリシス特性を持つ。よって、磁気センサとして使用する場合には、再現性を考慮して出力抵抗の飽和する領域(約100ガウス以上)の磁界強度が必要となる。また、磁界強度は、SN極間の距離が長いほど強くなり、磁石のパーミアンスが大きいほど強くなる。

[0041]

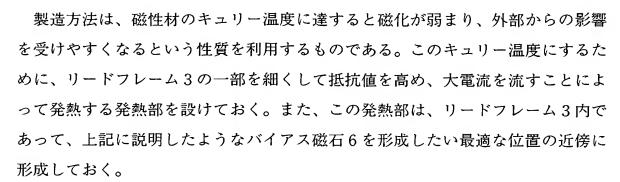
以上のように、本実施形態では、モールドパッケージの外部に設けられていた 磁界発生部をモールドパッケージ内に形成できるため、磁界発生部の大きさ分だ けセンサの体格を小型にできる。更に、磁界発生部を接着材によってモールド材 に接続する従来技術に対して、チップ搭載部材、接着材及び、封止材の少なくとも1つを直接磁化することによって磁界発生部を形成するので、接着材の硬化時の位置ズレが無くなり検出精度を向上できる。また、チップ搭載部材又は、接着 材又は、封止材のいずれかによってバイアス磁石を構成するので、別途用意した バイアス磁石を用いるよりも、部品点数を低減することができる。

[0042]

(第2実施形態)

次に、本発明の第2実施形態について、図6に基づいて説明する。なお、第1 実施形態との共通部分についての詳しい説明は省略する。第1実施形態と本実施 形態との相違点は、バイアス磁石6を磁気センサチップ2の側面に位置する部位 に形成することにある。

[0043]



[0044]

まず、第1実施例と同じように磁気センサチップ2を、リードフレーム3上の所望の位置に位置決めして接着材4を介して搭載し、リード線Lにて磁気センサチップ2とリードフレーム3とを電気的に接続する。次に、磁気センサチップ2の搭載されたリードフレーム3をフェライト等の磁性粉を混合したPPS(ポリフェニレンサルファイド)等の耐熱性の樹脂によるモールド材5によってモールド封止する。その後、このモールド封止された磁気センサ1に磁界を印加しながら、リードフレーム3に瞬時的に大電流を流す。こうすることにより、リードフレーム5の発熱部が発熱し、発熱部の近傍に存在するモールド材5の温度が上昇し、発熱部の近傍に存在するモールド材5が磁化され、バイアス磁石6が形成される。

[0045]

このように、本実施形態では、磁気センサチップ2の近くにバイアス磁石6を 形成できるため、磁石として必要とされる磁力を小さくすることができる。また 、本実施形態のような発熱部を有するリードフレーム3を用いることにより、モ ールド材の内部の所望の位置にバイアス磁石6を形成することができる。

[0046]

(第3実施形態)

次に、本発明の第3実施形態について、図7に基づいて説明する。なお、上述の実施形態との共通部分についての詳しい説明は省略する。上述の実施形態と本 実施形態との相違点は、バイアス磁石6をリードフレーム3に形成することにあ る。

[0047]



製造方法は、周知の銅もしくは42Ni-Fe等よりなるリードフレーム3であって、上記に説明したようなバイアス磁石6を形成したい最適な位置を着磁ヨークによって磁化することによってバイアス磁石6を形成する。

[0048]

このように、リードフレーム3をバイアス磁石6とすることによって、モールド材5に磁性粉を混合することなく、従来より使用されているリードフレーム3を用いてバイアス磁石6を形成することができ製造を容易にできる。

[0049]

(第4実施形態)

次に、本発明の第4実施形態について、図8に基づいて説明する。なお、上述の実施形態との共通部分についての詳しい説明は省略する。上述の実施形態と本 実施形態との相違点は、バイアス磁石6を接着材4に形成することにある。

[0050]

製造方法は、周知のエポキシ系又は、シリコーン系又は、ポリイミド系等の接着材にフェライト等の磁性紛を混合し、上記に説明したようなバイアス磁石6を 形成したい最適な位置を着磁ヨークによって磁化することによってバイアス磁石6を形成する。

$[0\ 0\ 5\ 1\]$

このように、接着材 4 をバイアス磁石 6 とすることによって、磁気センサチップ 2 の近くにバイアス磁石 6 を形成できるため、磁石として必要とされる磁力を小さくすることができる。

[0052]

(第5実施形態)

次に、本発明の第5実施形態について、図9に基づいて説明する。なお、上述の実施形態との共通部分についての詳しい説明は省略する。上述の実施形態と本 実施形態との相違点は、バイアス磁石6を接着材4及びリードフレーム3及びモールド材5全てに形成することにある。

[0053]

製造方法は、まず、第3実施形態で説明したように形成されるリードフレーム



3上に、第4実施形態で説明したように形成される接着材4を塗布し、この接着材4を介して磁気センサチップ2を搭載する。次に、このようにリードフレーム3上に磁気センサチップ2が搭載された状態で、第1実施例で説明したようなモールド材5によってモールド封止する。更に、第1実施例で説明したように着磁ヨークにて所望の位置を磁化することによってバイアス磁石を形成する。

[0054]

このように、磁気センサチップ2の裏面側に存在する接着材4及びリードフレーム3及びモールド材5の所定位置がバイアス磁石6となるので、バイアス磁石6の体積を大きくすることができ、バイアス磁石6の発生磁界を大きくすることができる。

[0055]

また、本発明は、上記のようにリードフレーム3、接着材4、モールド材5の全てを磁化することに限定されるものではなく、例えばリードフレーム3と接着材4もしくは接着材4とモールド材5を磁化するようにいくつかの部材を組み合わせて磁化するようにしてもよい。

[0056]

また、変形例として、上記のように一旦磁化したバイアス磁石6を消磁するようにしてもよい。こうすることによって、位置決めし磁化した後に、位置ズレがあったとしても、消磁することによって再度位置決めを行うことができる。

【図面の簡単な説明】

- 【図1】本発明の第1実施形態における磁気センサ1及び磁性体ロータ8の構成示す断面図である。
- 【図2】(a)は本発明における磁気センサチップ2を示す平面図であり、(b)は本発明の第1実施形態におけるMREブリッジ10,11の構成を示す回路図である。
- 【図3】(a)は本発明のMREブリッジ10,11とバイアス磁石6とが正確に位置決めされた場合の特性を示す特性図であり、(b)はMREブリッジ10,11とバイアス磁石6とがズレて配置された場合の特性を示す特性図である

0

- 【図4】(a)は本発明における磁気センサチップ2のMRE形成領域20とMOSFET等からなる処理回路形成領域21をワンチップ化する場合の構成を示す断面図であり、(b)は磁気センサチップ2のMRE形成領域20とバイポーラトランジスタ等からなる処理回路形成領域21をワンチップ化する場合の構成を示す断面図である。
- 【図5】MREのバイアス磁石の磁力と抵抗値変化に関する特性を示す特性図である。
- 【図6】本発明の第2実施形態における磁気センサ1の構成示す断面図である
 - 【図7】本発明の第3実施形態における磁気センサ1の構成示す断面図である
- 【図8】本発明の第4実施形態における磁気センサ1の構成示す断面図である
- 【図9】本発明の第5実施形態における磁気センサ1の構成示す断面図である。
- 【図10】(a)は従来技術における磁気センサの構成示す断面図であり、(b)はその変形例を示す断面図である。

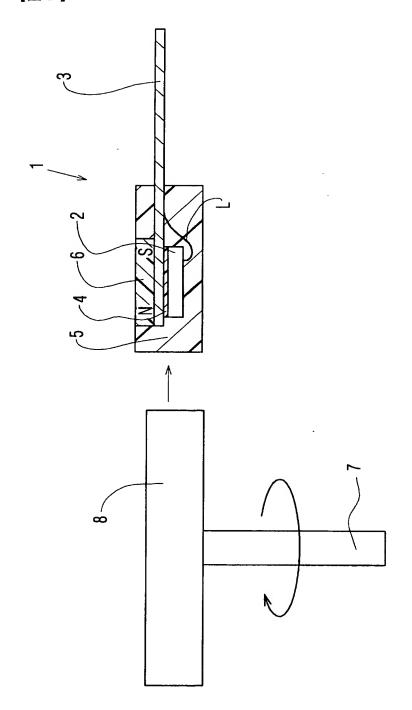
【符号の説明】

1 磁気センサ、2 磁気センサチップ、3 リードフレーム、4 接着材、5 モールド材、6 バイアス磁石、7 回転シャフト、8 磁性体ロータ



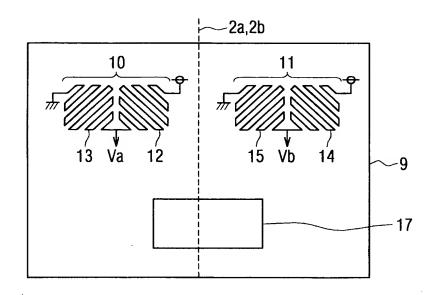
図面

【図1】

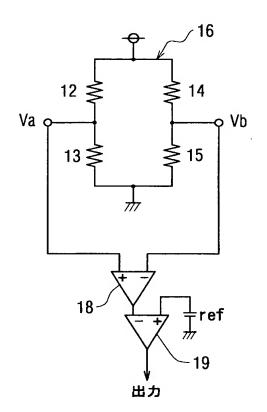


【図2】

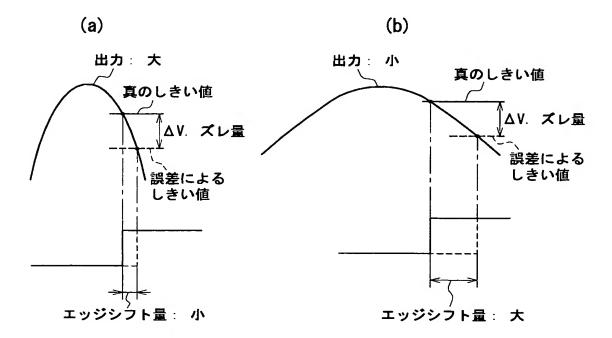
(a)



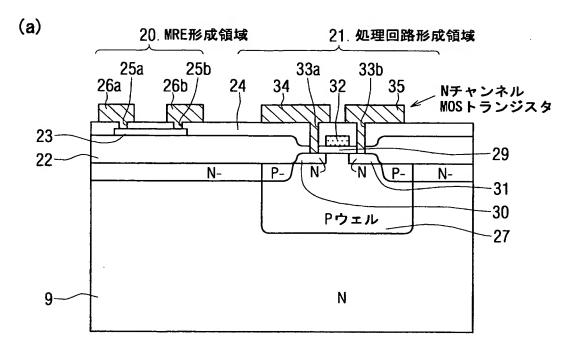
(b)



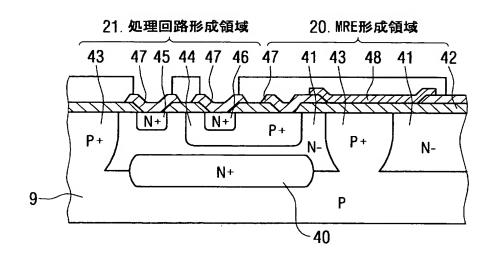
【図3】



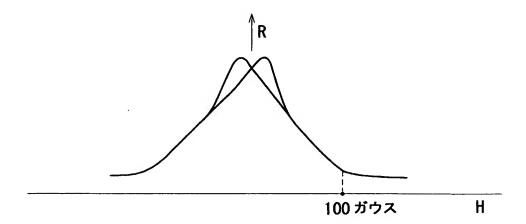
【図4】



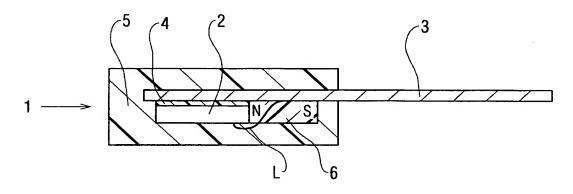
(b)



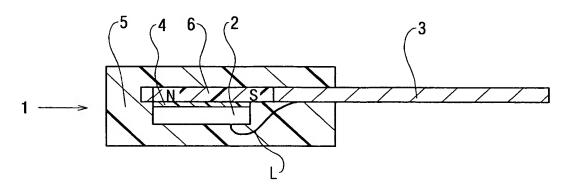
【図5】



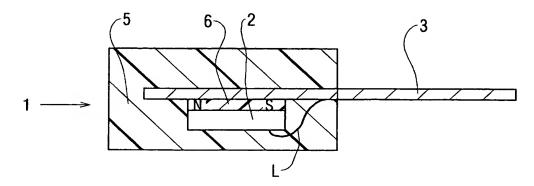
【図6】



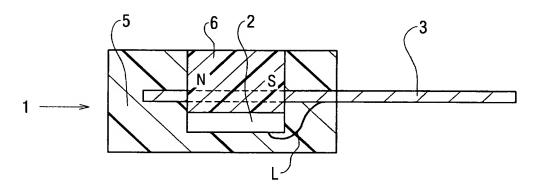
【図7】





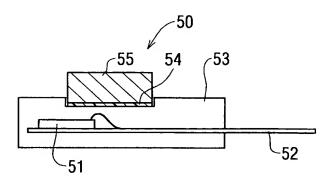


【図9】

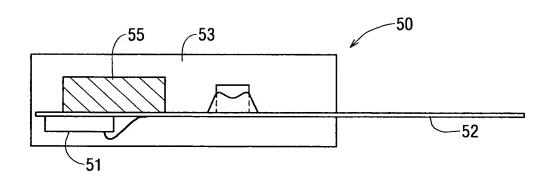




(a)



(b)



【書類名】

要約書

【要約】

【課題】 磁気センサの体格を小型にすると共に、検出精度を向上でき、更に、 製造工数及び部品点数を低減できる磁気センサを提供することを目的する。

【解決手段】 MREブリッジ10,11とコンパレータ17等がワンチップ形成された磁気センサチップ2をリードフレーム3上に接着材4を介して搭載し、この磁気センサチップ2を搭載したリードフレーム3をモールド材4にてモールド成形した磁気センサ1であって、チップ搭載部材、接着材及び、封止材の少なくとも1つを磁化することによって形成される磁界発生部とを備える。

【選択図】 図1

特願2003-055823

出願人履歴情報

識別番号

[000004260]

1. 変更年月日 [変更理由]

1996年10月 8日

名称変更

住 所

愛知県刈谷市昭和町1丁目1番地

氏 名

株式会社デンソー